

DIALOG(R)File 352:Derwent WPI  
(c) 2003 Thomson Derwent. All rts. reserv.

012853892 \*\*Image available\*\*

WPI Acc No: 2000-025724/200003

XRAM Acc No: C00-006631

XRPX Acc No: N00-019338

Thin film transistor monolithically integrated with organic  
light-emitting diode

Patent Assignee: LUCENT TECHNOLOGIES INC (LUCENT)

Inventor: BAO Z; DODABALAPUR A; KATZ H E; RAJU V R; ROGERS J A

Number of Countries: 029 Number of Patents: 005

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 962984	A2	19991208	EP 99303861	A	19990518	200003 B
JP 2000029403	A	20000128	JP 99148990	A	19990528	200017
KR 99088592	A	19991227	KR 9919164	A	19990527	200059
US 6150668	A	20001121	US 9887201	A	19980529	200101
			US 99391729	A	19990908	
TW 410478	A	20001101	TW 99104690	A	19990325	200117

Priority Applications (No Type Date): US 9887201 A 19980529; US 99391729 A  
19990908

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
EP 962984	A2	E	9	H01L-027/15	

Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT  
LI LT LU LV MC MK NL PT RO SE SI

JP 2000029403	A	9	G09F-009/30
---------------	---	---	-------------

KR 99088592	A		H01L-029/786
-------------	---	--	--------------

US 6150668	A		H01L-033/00	Cont of application US 9887201
------------	---	--	-------------	--------------------------------

TW 410478	A		H01L-029/04
-----------	---	--	-------------

Abstract (Basic): EP 962984 A2

NOVELTY - A light-emitting diode (LED) monolithically integrated with at least one thin film transistor (TFT) comprises an organic light-emitting active layer(s) between anode (216) and cathode, the TFT comprising an organic semiconductor layer (230) between source and drain contacts (225, 226) all on a single substrate.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for a process for forming the device above comprising sequentially forming TFT gate contact and LED anode, dielectric layer, organic semiconductor layer, source and drain contacts, organic light-emitting material and cathode on a substrate.

USE - As organic LED-TFT combinations (claimed) for flat panel displays

ADVANTAGE - Layers are easily formed and flexible in design and device configuration; preparation is economical.

DESCRIPTION OF DRAWING(S) - A cross-section of the integrated device is shown.

Anode (216)

Source and drain (225,226)

Organic semiconductor layer (230)

pp; 9 DwgNo 2/3

Title Terms: THIN; FILM; TRANSISTOR; MONOLITHIC; INTEGRATE; ORGANIC; LIGHT;  
EMIT; DIODE

Derwent Class: A85; L03; P85; U12; U13; U14

International Patent Class (Main): G09F-009/30; H01L-027/15; H01L-029/04;  
H01L-029/786; H01L-033/00

International Patent Class (Additional): H05B-033/00; H05B-033/14;  
H05B-033/26

File Segment: CPI; EPI; EngPI

DIALOG(R)File 347:JAPIO

(c) 2003 JPO & JAPIO. All rts. reserv.

06443833 \*\*Image available\*\*

ORGANIC LIGHT EMITTING DIODE AND MONOLITHICALLY INTEGRATED THIN-FILM TRANSISTORS

PUB. NO.: 2000-029403 [JP 2000029403 A]

PUBLISHED: January 28, 2000 (20000128)

INVENTOR(s): BAO ZHENAN

DODABALAPUR ANANTH

KATZ HOWARD EDAN

RAJU VENKATARAM REDDY

ROGERS JOHN A

APPLICANT(s): LUCENT TECHNOL INC

APPL. NO.: 11-148990 [JP 99148990]

FILED: May 28, 1999 (19990528)

PRIORITY: 87201 [US 9887201], US (United States of America), May 29, 1998 (19980529)

INTL CLASS: G09F-009/30; H01L-029/786; H05B-033/14; H05B-033/26

#### ABSTRACT

PROBLEM TO BE SOLVED: To obtain an economical and good efficient device by monolithically integrating thin-film transistors(TFTs) with light emitting diodes(LEDs) and forming active layers of the LEDs and the semiconductor layers of the TFTs of org. materials.

SOLUTION: The monolithically integrated org. TFTs and org. LEDs 200 are formed by first depositing a conductive layer on transparent substrate 205. The layer acts both as the gate 215 of the electric field effect (TFT) (FET) 201 and the anode 216 of the LED 202. Next, a dielectric layer 220 of the FET 201 is formed. After the conductive layer and dielectric layer 220 are formed on the substrate 205, the source electrode 225 and drain electrode 226 of the FET 201 or the semiconductor material 230 of the FET is deposited. Since the semiconductor material 230 is not used as a hole transfer body, the layer of a hole transfer body 235 is formed in order to obtain necessary characteristics. An electron transfer body/emitter layer 240 is deposited on the hole transfer body 235 and in succession, a cathode 245 is deposited to complete the LED 202.

COPYRIGHT: (C) 2000, JPO





発光デバイス及び絶縁トランジスタに係る。本発明はまた、そのデバイスの作製プロセスに係る。

[ 0 0 0 2 ]

【技術背景】 能動層として有機物層を有する発光ダイオード (LED) は、フラットパネルディスプレイ用に開発されてきた。有機薄膜を有するLEDは、そのようなデバイスは結晶基板上に作製する必要がなく、そのようなデバイスの製造価格が低く、デバイスが低電圧で動作し、有機薄膜は様々な色を放射するデバイスを可能にするため、魅力的である。従って、LEDはこれにくく、軽く、柔軟性があり、低価格なフラットパネルディスプレイを作製する上で、魅力的である。

[ 0 0 0 3 ] 薄膜トランジスタ (TET) は液晶ディスプレイ中のスイッチング要素として、用いられてきた。ウー・シー (Wu, C.) らにより、"柔軟で軽い金属箔基板上への有機LED及びアモルファスSITETの集積化"、アイイーイー・エレクトロニクス・デバイス・レーズ (IEEE Electron Device Letters) 第18:12巻, 609-612頁 (1997) に述べられているように、能動-母体発光フラットパネルディスプレイを作るために、TFTとLEDを集積化することが望ましい。ウー (Wu) らの論文に述べられているデバイス10が、図1に描かれている。LED11とTFT12の両方が、ステンレスチール箔基板13上に形成されている。TFTは箔基板13上に絶縁層14を堆積することにより、形成される。クロムゲート15が基板上に形成され、その上に別の絶縁層16が形成される。

[ 0 0 0 4 ] アンダー・ゾのアモルファス水素化シリコン層17が絶縁層上に形成され、その上にn+アモルファス水素化シリコン層18が形成される。クロムソース/ドレイン接触19がドーパントシリコン層18上に形成される。TFTが作製された後、ソース/ドレイン接触19上に白金陽極21を堆積させることにより、LED11が形成される。ソース/ドレイン接触19及び白金陽極21上に、発光ポリマ層22を形成する。発光ポリマが陽極21と陰極23にはさまれるように、陰極 (二重層 Mg:Ag (10:1) /ITO) 23を、発光層の表面上に形成し、配置する。

[ 0 0 0 5 ] ウー (Wu) らはガラスチップ基板上に集積化したTFTとLEDを生成する利点を述べている。しかし、ウー (Wu) らは更に、そのようなデバイスは、そのような基板の機械的かつ化学的不安定性により、作製が難しいと述べている。ウー (Wu) らにより述べられている集積デバイスは、本質的に最初に基板上にTFTを形成し、続いてLEDを形成することを必要とする。

[ 0 0 0 6 ] 有機層を有するLEDを駆動するTFTが望ましいことについても、ハタリス、エム (Hatalis, M) らにより、"ポリシリコンTFT能動母体有

機ETLディスプレイ"、エス・ビー・アイ・イー (SPIE)、第3057巻, 277-286頁 (1997) に述べられている。ハタリス (Hatalis) らはガラス基板上に、有機LEDとポリシリコンTFTを集積化することを述べている。ハタリス (Hatalis) らにより述べられているTFT構造は、ガラス基板上に形成されたドーパ多結晶シリコンソース及びドレイン領域をもつ。ゲート誘電体材料は上に多結晶シリコンが形成された基板を、酸素を含む雰囲気中で、1000℃に加熱することにより形成された二酸化シリコンである。ゲートはまた、ドーパされた多結晶シリコンである。二酸化シリコン層がTFTデバイス上に形成され、不活性層を覆いてソース及びドレイン領域までエッチングされ、アルミニウムで横された、接触窓を有する。不活性化層の最上部上に形成されたデータラインは、パターン形成されたアルミニウムである。不活性化酸化物の別の層がアルミニウム上に形成され、画素接触のためその中にエッチングされた貫通路を有する。パターン形成されたインジウム・スズ酸化物 (ITO) 層を、不活性化層上に形成する。能動有機材料を、ITO上に形成し、その上に最上部電極を形成する。

[ 0 0 0 7 ] ハタリス (Hatalis) らによって述べられているデバイスも、作製が難しい。具体的には、作製には高温プロセスと貫通路を形成するために、多くのリソグラフィ及びエッチング工程を、必要とする。

[ 0 0 0 8 ] 従って、簡単なプロセスを用いてLED及びTFTが形成されるモノリシックに集積化されたLEDとTFTが望ましい。

[ 0 0 0 9 ]

【本発明の要約】 本発明は薄膜トランジスタ (TFT) が発光ダイオード (LED) とモノリシックに集積化されたデバイスに係る。LEDは陽極と陰極にはさまれた能動材料 (すなわち、電子又は正孔の輸送がその中で起るか、電子/正孔再結晶がその中で起る材料) の層又は複数の層を有する。陰極は導電性接触で、それは電子を能動層中に注入する。陽極は導電性接触で、それは正孔を能動層中に注入する。TFT中では、半導体層中で電子又は正孔の輸送が起る。従って、TFTの半導体層も能動層とよばれる。本発明において、LEDの能動層及びTFTの半導体層の少くとも1つは、有機材料である。

[ 0 0 1 0 ] これらの有機材料の層は基板上に比較的容易に形成できるから、これらの材料はデバイス設計の点及びプロセスの観点の両方から、有利である。従って、これらの材料が集積デバイス中に用いられた時、多くの異なるデバイス形態が可能である。更に、そのようなデバイスを形成するのに各種の異なるプロセス技術が使用でき、プロセス技術の選択に柔軟性が生じる。本発明はまた、経済的かつ効率のよいそのようなデバイスの作製プロセスに係る。

[ 0 0 1 1 ] もし、デバイスが光がLEDから基板を通して放射されるような形態なら、基板は透明でなければならぬ。ガラス基板又は透明なプラスチック基板が、適切と考えられる。もし、基板がポリエスチル又はポリイミド基板のような透明なプラスチック基板であると、そのような基板は低価格で、耐久性があり、柔軟で軽量であるため、有利である。もしデバイスがLEDが基板を通して光を放射しないような形態なら、シリコン、鉄又は不透明プラスチック基板のような不透明基板が、適切と考えられる。

[ 0 0 1 2 ] 発光が基板を通して行われるような本発明の実施例において、透明な基板上に直接形成されたLEDデバイスの陽極も、透明である。適切な透明陽極材料の例は、インジウム・スズ酸化物 (ITO) のような透明な導電性金属酸化物である。有機TFTのゲート接触もまた、透明基板上に直接形成される。能動有機層を有するTFTのゲート接触に適した材料は、やはり当業者にはよく知られている。適切な材料の例には、金、アルミニウム及び白金のような真空蒸着金属が含まれる。ポリアニリン、ポリ (3, 4- (エチレン-ジオキシ) チオフェン) 及びポリピロールのような可溶性導電性ポリマーも、適切と考えられる。銀インク及びグラファイトインクのような導電性粒子を基本とするポリマ混合物も、適切と考えられる。

[ 0 0 1 3 ] LEDの透明陽極が、透明基板上に直接形成されるデバイス形態において、もし有機TFTのゲート接触と有機LEDの陽極が同じ材料で、両方が、1回の堆積工程と1回のリソグラフィプロセス工程を用いて形成できるなら、有利である。従って、LED陽極が透明な金属酸化物である本発明の実施例において、もしゲート接触が同じ透明金属酸化物なら有利である。

[ 0 0 1 4 ] 絶縁材料の層が、ゲート接触上に形成される。有機TFTデバイスで用いるのに適した絶縁材料は、良く知られており、すべて適切と考えられる。適切な材料の例には、二酸化シリコン (SiO<sub>2</sub>) 及びシリコン窒化物 (Si<sub>3</sub>N<sub>4</sub>) のような無機材料がある。ポリイミド及びポリ (メチルメタクリレート) のような可溶性ポリマ誘電体も、適当と考えられる。他の例には、ベンゾシクロブテン及び市販のスピノー

ンガラス材料のような光で規定できるポリマ誘電体が含まれる。プロセスの観点からは、絶縁層が可溶性ポリマ誘電体材料、光で規定可能な誘電体材料又はスピノー

ンガラスのいずれかであると、有利である。そのような材料は、これらの材料の層が、スピノコーチン、製造及び印刷 (たとえばスクリーン印刷、インクジェット印刷、軟リソグラフィパターン形成及びスプレー) といった費用のかからないプロセス技術により、基板上に形成できるため有利である。軟リソグラフィについては、キム、デュー (Kim, D) ら、"微細加工、微細構造及び微細システム"、トピックス・イン・カレント

・ケミストリ (Topics in Current Chemistry)、第194巻, 2-20頁 (1998) に述べられており、この文献はここに参照文献として含まれている。

[ 0 0 1 5 ] 有機TFTデバイスにはソース及びドレイン接触をもつ。有機TFTデバイス用のソース及びドレインとして用いるのに適した材料は、よく知られており、すべて適切と考えられる。適切な材料の例には、上述の真空蒸着金属、可溶性導電性ポリマ及び導電性粒子を基本とするポリマ混合物が含まれる。典型的な場合、ソース及びドレイン接触は、絶縁層上又は絶縁層上に形成された有機半導体材料の層上に、形成される。

[ 0 0 1 6 ] 適当な電界効果移動度及び他の望ましい半導体特性を有する適当な有機半導体材料の例は、当業者にはよく知られている。そのような材料は、p形材料又はn形材料である。そのような材料の層を堆積させるのに、各種の技術が用いられる。たとえば、チオフェンオリゴマ、縮合環部分を有するオリゴマ及び金属フクロシアニンのような共役オリゴマの層は、真空蒸着により形成される。フッ化金属フクロシアニン、ペリレンチラカルボキシル、ジアンヒドライド及びそのイミド誘導体、C<sub>60</sub>及びフタロシアナフト-2, 6-キノジメタンのようなn形材料の層が、適切と考えられる。適切な有機半導体材料の他の例には、可溶性共役ポリマ、オリゴマ及び縮合環分子がある。可溶性半導体材料は有利である。なぜなら、これらの材料の層は、スクリーン印刷、インクジェット印刷、軟リソグラフィパターン形成及びスプレー形成といった費用のかからないプロセス技術を用いて、形成できるからである。

[ 0 0 1 7 ] LEDの陽極上に、有機正孔輸送層が形成される。有機正孔輸送層は、当業者にはよく知られている。上述のp形有機半導体材料もまた、LED用の正孔輸送層として用いるのに適している。デバイスを作製するために必要な堆積の数及びパターン形成工程の数を制限するため、正孔輸送層が半導体材料と同じ材料なら有利である。

[ 0 0 1 8 ] 電子輸送/発光層が、有機輸送層上に形成される。本発明の実施例において、電子輸送層はアルミニウム8-ヒドロキシキノリネート (Alq<sub>3</sub>) である。次に、電子輸送層上に、陰極が形成される。

[ 0 0 1 9 ] 上述のデバイスはその性能だけでなく、材料の費用及びプロセスの費用の観点の両方から、経済的に製造できるため、有利である。この点に関して、もしデバイスの形態を、両方のデバイス (たとえばLEDの陽極とTFTのゲート: TFTの半導体層とLEDの正孔輸送層) の層を、同時に堆積できるように選択するなら、有利である。この点で、可能な限り、LEDとTFTの両方を形成するために、同じ材料が用いられるなら有利である。最後に、もし材料をプロセスができるだけ単純で経済的に保たれるように選択するなら有利であ

る。この点に関して、両方のデバイスが、スクリーン印刷又はインクジェット印刷といった印刷技術により、基板上に堆積される材料を用いて形成されるなら有利である。

【 0 0 2 0 】 詳細な記述

本発明は T F T 及び L E D が単一の基板上にモノリシックに集積化されたデバイス及びこれらのデバイスを作製するプロセスに係る。T F T は基板上に形成されたソース、ゲート及びチャネル領域を有する。L E D は陽極及び陰極間にはさまれた能動材料の層又は複数の層を有する。当業者は T F T 及び L E D は各種の形態で形成されることを、認識するであろう。ここで用いるデバイス形態というのは、デバイスの部分 (たとえば T F T のソース、ドレイン; L E D の能動材料、陽極及び陰極) の相互の配置である。本発明において、材料及びプロセスは T F T 及び L E D がモノリシックに集積化されたデバイスの作製について述べる。便宜上、材料及びプロセスは具体的なデバイス形態に関して述べる。しかし、本発明は特定の T F T 又は L E D 形態には限られない。たとえば、T F T のソース及びドレイン接触は、絶縁性材料層又は半導体材料層上に形成できる。いずれの形態をもつ T F T デバイスも、適切に動作するであろう。

【 0 0 2 1 】 図 2 を参照すると、本発明の一実施例において、モノリシックに集積化された有機 T F T 及び有機 L E D 2 0 0 が、以下の工程で形成される。導電層を最初に透明基板 2 0 5 上に堆積させる。プロセスを簡単にするために、この層は電界効果 T F T ( F E T ) 2 0 1 のゲート 2 1 5 及び L E D 2 0 2 の陽極 2 1 6 の両方として働くため、有利である。この層は F E T ゲート 2 1 5 として働くため、低抵抗 (約  $1 0^{-1} \Omega \cdot \text{cm}$  以下) の材料で作られる。層はまた、L E D 2 0 2 の陽極 2 1 6 として働くため、低抵抗、高い光透過性及び比較的高い仕事関数をもつ。これらの条件を満たす材料の例には、インジウム・スズ酸化物 ( I T O ) 又は亜鉛酸化物 (約  $1 0 0 \text{ オングストロム}$  より大きな厚さ) が含まれる。

【 0 0 2 2 】 ゲート電極が L E D 陽極とは異なる材料で作られる本発明の実施例において、金のような金属も、F E T ゲート 2 1 5 に適していると考えられる。ポリアニリン、ポリ ( 3 , 4 -エチレンジオキシチオフェン ) 及びポリピロールのような可塑性導電性ポリマも、適当と考えられる。銀インク及びグラファイトインクのような導電性粒子を基本とするポリマ混合物も、適当と考えられる。

【 0 0 2 3 】 導電層をパターン形成することにより、F E T ゲート 2 1 5 及び L E D 陽極 2 1 6 が規定される。パターン形成はたとえば、材料を印刷又は製造することにより、行える。材料は導電層として働き、あるいはそれに変えられる。(たとえば、微細製造、導電性ガラスに対する湿式パターン印刷、又はゾル、ゲルブリカー

サ。) 導電層は均一に堆積させた層の選択された領域を除去するため、エッチャントを印刷するか、除去できるマスクとともにエッチャントを用いて、パターン形成される。別の実施例において、導電層はレジストを印刷するか、層のある部分をエッチャントから保護するパターン形成された材料が生じるように、その後パターン形成されるエネルギーで規定される材料で、基板を被覆することにより、パターン形成される。別の実施例において、パターン形成は湿式パターンを印刷するか、レジスト層を規定するために使用できる固着促進/抑制パターンを印刷することにより、行える。また、パターン形成は基板上への金属の無電界堆積に対し、触媒又は開始剤 (たとえばニッケル又は銅堆積) に対しては、パラジウム触媒; 金堆積に対しては、金コロイド) を印刷することによって行える。所望のパターン中に導電層を堆積させるプロセスが加わると、有利である。なぜなら、所望のパターンを得るために、層の一部を除去する必要性がなくなり、従って導電性材料が効率良く使えるからである。

【 0 0 2 4 】 材料のエッチング及び除去を必要とする除去プロセスの場合、T F T デバイスの誘電体層としても働くレジスト層を用いる作製プロセスを用いる利点がある。たとえば、感光性ポリイミドの薄い印刷された層は、レジスト層として使用できる。下の導電層をパターン形成するためにレジストマスクとしてポリイミド層を用いた後、マスクは F E T 2 0 1 の誘電体層 2 2 0 として、基板上に残る。

【 0 0 2 5 】 次に、F E T 2 0 2 の誘電体層 2 2 0 が形成される。この層により、F E T ゲートが電極から電気的に分離される (約  $1 0^{-1} \text{ F} / \text{cm}^2$  以上の容量) 、誘電体層 2 2 0 は F E T の低電圧 (すなわち  $4 0 \text{ ボルト}$  以下) 動作を可能にするため十分薄く、導電層と化学的に両立する。誘電体層 2 2 0 はそれが L E D 2 0 2 の陽極 2 1 6 を被覆しないように、パターン形成される。レジスト及び誘電体が同じ材料である実施例において、パターン形成された誘電体の形成には、誘電体の一部を選択的に除去し、F E T ゲート接触と L E D 陽極を露出することを含む。別の方式では、誘電体層を印刷法を用いて、パターン形成された導電層上に形成する。多くの印刷技術の場合、誘電体をパターン形成後固化できる液体 (たとえば、ポリポリマ又は溶液、懸濁又はスラリーの形) として加工すると有利である。多くの型の熱的又は光化学的に焼きなませるポリマが、誘電体層として、良く適している。ポリイミド及びポリ (メチルメタクリレート) は、そのような材料の例である。適切な誘電体材料の他の例には、光で規定できるポリマ誘電体及びスピ

ンオンガラスが含まれる。

【 0 0 2 6 】 導電層及び誘電体層が基板上に形成された後、F E T 2 0 1 のソース電極 2 2 5 及びドレイン電極 2 2 6 又は (図 3 で別の実施例とよぶ) F E T の半導体

材料 2 3 0 を堆積させる。図 2 は本発明の実施例を示し、この場合 F E T デバイスの半導体材料層が、F E T のソース及びドレイン電極が形成された後、形成される。図 3 は本発明の実施例を示し、この場合 F E T デバイスの半導体材料層は、F E T のソース及びドレイン電極が形成される前に、形成される。図 2 に描かれた形態は、接触がパターン形成しやすく、接触形成後堆積させる半導体層に接触堆積が影響を与えないため、有利である。しかし、図 3 中の形態は有利である。なぜなら、最上部接触により、電気的な相互接続に良好な界面ができ、半導体と最上部接触間の界面は改善された電気的な相互接続のために、(もし必要なら) より容易に修正される。

【 0 0 2 7 】 電極が基板上に印刷される本発明の実施例において、最初に半導体材料を堆積させるのが有利である。なぜなら、印刷された電極はしばしば比較的厚く、電極上に堆積させた能動材料を用いる F E T 中で用いるのに適さない。電極用の材料は、導電性が良く、誘電体と化学的に両立し (たとえば、それらは誘電体材料を乱さない溶媒中に存在する必要がある) 、かつ印刷法とともに用いるのに適する (たとえば、ある種の印刷技術の場合、それらは溶媒で処理できる必要がある) 必要がある。電極と能動材料間の界面の特性は、F E T の許容できる動作を可能にするものである必要がある。ある種の実施例において、界面の特性は電極と能動材料間のある望ましい特性を有する界面層を形成することにより、改善される。これらの条件を満たす電極の例には、懸濁液から堆積させた導電性炭素、溶液から堆積させたポリアニリン、導電性銀ペースト及び先に述べた材料が含まれる。

【 0 0 2 8 】 図 2 を参照すると、電極 2 2 5 及び 2 2 6 が形成されたら、半導体材料 2 3 0 を堆積させる。この材料は必要な特性をもつ F E T を生じる特性をもつ必要がある。ほとんどの用途に対し、 $1 0^{-1} \text{ cm}^2 / \text{Vs}$  以上の移動度及び  $1 0$  以上のオン/オフ比 (及び  $1 0^{-1} \text{ S} / \text{cm}$  以下の導電性) で十分である。半導体層 2 3 0 はソース 2 2 5 とドレイン 2 2 6 電極の間の狭い領域中にのみ存在する必要があるが、L E D 2 0 2 用の正孔輸送体 2 3 5 としても動く半導体材料を選ぶと有利である。

【 0 0 2 9 】 そのような材料の例には、以下の D 形半導体材料が含まれる。オリゴチオフェン (すなわち、D 1 - R - a - n T、ここで、n は 4 ないし 8、T は 2、5 - チオフェニジルで、R は  $m$  が 0 ないし 1 8 の C<sub>6</sub>H<sub>4</sub>、n が C<sub>6</sub>H<sub>4</sub>、H<sub>2</sub>、OC<sub>6</sub>H<sub>4</sub> である。ここで、 $2 + y = 4$  ないし 1 7 で、y はゼロ以上、 $2$  は 2 以上の整数である) ; ペンタセン ; D 1 - R - アントラジチオフェン (ここで、R は先に述べたもの) ; ビス - ペンゾジチオフェン及びフタロジチオン共役体混合物。ここで、共役体は銅、亜鉛、スズ又は鉄、又は本素である。適当なアントラジチオフェン半導体については、ラウイングタス

ム、ジユイ (Laquindanum, J) ちにより、"アントラジチオフェンの合成、モフロロジ-及び電界効果移動度、" ジャーナル・アメリカン・ケミカル・ソサエティ (J. Am. Chem. Soc.) 第 1 2 0 巻、6 6 4 - 6 7 2 頁 (1 9 9 8) に述べられている。この文献は参照文献として、ここに含まれている。適当なペンゾジチオフェンについては、ラウイングタム (Laquindanum) ちにより、"半導体ピルチンゴプロックとしてのペンゾジチオフェン環"、アドバン・マテリアル (Adv. Mater.) 第 9 (1) 巻、3 6 - 3 9 頁 (1 9 9 7) に述べられている。この文献は参照文献として、ここに含まれる。

【 0 0 3 0 】 そのような材料は、真空蒸着を用いて堆積させる。D 1 - R - a - n T、ここで n は 4 ないし 8、R は  $m$  が 4 ないし 6 の C<sub>6</sub>H<sub>4</sub>、n が D 1 - R - アントラジチオフェン (ここで R は C<sub>6</sub>H<sub>4</sub>) のようなある種の上述の材料は、クロロベンゼン及び 1, 2, 4 - トリクロロベンゼンのような芳香族溶媒を含むある種の溶媒中で、有限の溶解度をもつ。従って、これらの材料はスピン被覆、製造及び印刷により、基板上に堆積できる。これらの半導体材料を有する F E T 及びそのようなデバイスの作製については、カツツ、エイチ (Katz, H) ちにより、"延伸かつオキサ置換  $\alpha$ ,  $\alpha$  - ジアルキルチオフェンオリゴマの合成、溶解度及び電界効果移動度、極性中間生成物合成機略の拡張及びフタロジチン基板上への堆積"、ケミカル・マテリアル (Chem. Mater.)、第 1 0 巻、第 2 号、6 3 3 - 6 3 8 頁 (1 9 9 8) に述べられている。この文献は参照文献としてここに含まれる。これらの化合物は他の液相より低いオフ導電率及び高い移動度を有する薄膜に製造でき、それによってより高いオン/オフ比をもつ薄膜が生成する。

【 0 0 3 1 】 図 2 に示されるように、この実施例における半導体材料は、F E T 2 0 1 領域及び L E D 2 0 2 領域の両方の上に均一に堆積され、パターン形成は必要ない。もし、半導体材料 2 3 0 をパターン形成する必要があるなら (図 3)、材料は印刷でき、材料は誘電体及び電極材料と両立する溶媒中に、溶解することが好ましい。アルキル群が約 2 ないし約 1 0 の炭素原子であるポリ (3 - アルキルチオフェン) は、これらの要件を満たす材料である。そのような T F T デバイスについては、バオ、ゼット (Bao, Z) ちにより、"高い移動度を有する有機電界効果フタロジチン用の可溶で加工が可能な部分正則ポリ (3 - ヘキシルチオフェン)"、マテリアル・サイエンス・レターズ (Appl. Phys. Lett.)、第 6 9 巻、第 2 6 号、4 1 0 8 - 4 1 1 0 頁 (1 9 9 6) に述べられている。この文献は参照文献として、ここに含まれる。このポリマは、それが逆脱した薄膜、従ってデバイス間の均一性を生じるため、有利である。





